

## 圧電発振器

## 【特許請求の範囲】

【請求項 1】 所定の周波数で励振される圧電素子を備えた圧電振動子と、該圧電素子に電流を流して前記圧電素子を励振させる発振用増幅トランジスタと、該発振用増幅トランジスタのベース・接地間に接続され負荷容量の一部となる合成容量と、エミッタと接地間に挿入されたエミッタ抵抗と、を備えた圧電発振器であって、

前記発振用増幅トランジスタのコレクタに無誘導負荷を接続すると共に、コレクタとエミッタ間に容量を挿入したことを特徴とする圧電発振器。

【請求項 2】 前記合成容量は前記発振用増幅トランジスタのベースとエミッタ間に接続された容量と、エミッタと接地間に接続された容量とからなり、前記発振用増幅トランジスタのベースは所定の電位でバイアスされていることを特徴とする請求項 1 に記載の圧電発振器。

【請求項 3】 所定の周波数で励振される圧電素子を備えた圧電振動子と、該圧電素子に電流を流して継続的に前記圧電素子を励振させる発振用増幅トランジスタと、該発振用増幅トランジスタのベース・接地間に接続され負荷容量の一部となる合成容量と、エミッタと接地間に挿入されたエミッタ抵抗と、を備えた圧電発振器であって、

前記発振用増幅トランジスタのコレクタ側に第 2 のトランジスタをカスケード接続し、該カスケード接続された第 2 のトランジスタのコレクタに無誘導負荷を接続すると共に、該第 2 のトランジスタのコレクタと前記発振用増幅トランジスタのエミッタ間に容量を挿入したことを特徴とする圧電発振器。

【請求項 4】 前記第 2 のトランジスタは、ベース側が容量を介して接地されていることを特徴とする請求項 3 に記載の圧電発振器。

【請求項 5】 前記合成容量は前記発振用増幅トランジスタのベースとエミッタ間、及びエミッタと接地間に夫々接続され、前記発振用増幅トランジスタ及び第 2 のトランジスタのベースは夫々所定の電位でバイアスされていることを特徴とする請求項 3 又は 4 に記載の圧電発振器。

【請求項 6】 前記コレクタとエミッタ間に挿入する容量の値は、前記発振

用増幅トランジスタのエミッタと接地間に挿入される容量の値以上であることを特徴とする請求項 1 乃至 5 の何れか 1 項に記載の圧電発振器。

【請求項 7】 前記コレクタとエミッタ間に挿入する容量を所定の値にすることにより、前記発振用増幅トランジスタのコレクタ出力電圧及びエミッタ出力電圧を抑圧し、その結果前記圧電素子の電流を併せて抑圧することを特徴とする請求項 6 に記載の圧電発振器。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、圧電発振器に関し、特に圧電素子の電流抑圧方法に関するものである。

【0002】

【従来の技術】

近年、移動体通信機器や伝送通信機器に対する小型化、高性能化の要請に伴い、これらの機器において周波数制御デバイスとして使用される水晶発振器等の圧電発振器に対しても、小型化、安定化が強く求められている。圧電発振器は、水晶振動子等の圧電振動子に対して、周波数調整回路、周波数温度補償回路等を含む発振回路を組み合わせた構成を備えている。

圧電振動子は電気機械振動子であり、圧電振動子に流れる電流（以下、振動子電流と記す）が少ないことが経年変化等に対して高い信頼性を得ることにつながる。図 18 は、従来のシリコントランジスタによるコルピッツ発振回路の一例である。圧電発振回路は、発振用トランジスタ TR 11 のベース・接地間に負荷容量の一部となるコンデンサ C b とコンデンサ C e との直列回路を挿入接続し、この直列回路の接続中点と発振用トランジスタ TR 11 のエミッタとを接続すると共に、エミッタ抵抗 R e を接続する。更に、発振用トランジスタ TR 11 のベースに抵抗 R B 11 及び抵抗 R B 12 とから成るベースバイアス回路を接続すると共に、発振用トランジスタ TR 11 のベース・接地間に圧電振動子 X t a l とコンデンサ C 11 の直列回路を挿入接続し、更に、発振用トランジスタ TR 11 のコレクタと電源電圧 V c c ラインとを接続したものである。

### 【0003】

また、図19は、従来のカスケード接続されたシリコントランジスタによるコルピッツ発振回路の一例である。図19が図18と異なる点は、ベース接地されたトランジスタTR12をTR11とカスケードに接続した点である。この図18、19の定常発振時の等価回路を図21に示し、これを並列、直列変換した等価回路を図22に示し、この等価回路を参照して振動子電流を計算する。先ず前提条件として、定常時発振のエミッタ出力を定電圧源 $V_e$ とし、エミッタ回路の抵抗 $R_e$ 、コンデンサ $C_e$ を電源の内部インピーダンスとする。更に圧電振動子は直列共振で発振しているため、そのインピーダンスを0とする。この前提条件に基づいて計算する計算式を下記に記す。

$$r_1 = R_\pi / \{1 + (\omega (C_b + C_\pi) R_\pi)^2\}$$

$$c_1 = 1 / \omega^2 (C_b + C_\pi) R_\pi \cdot r_1$$

$$r_2 = R_e / \{1 + (\omega \cdot C_e \cdot R_e)^2\}$$

$$c_2 = 1 / \omega^2 \cdot C_e \cdot R_e \cdot r_2$$

$$Z = r_1 + 1 / j\omega \cdot c_1 + r_2 + 1 / j\omega \cdot c_2 = r_1 + r_2 + 1 / j\omega \cdot (1 / c_1 + 1 / c_2)$$

$$|i_x| = V_e / Z = V_e / [(r_1 + r_2)^2 + \{1 / \omega \cdot (1 / c_1 + 1 / c_2)\}^2]^{1/2} \dots (1)$$

ここで、Z：水晶発振器の電圧源 $V_{cc}$ 端とGND間のインピーダンス、

$r_1$ 、 $r_2$ ：図22に示す並列、直列変換による抵抗、

$c_1$ 、 $c_2$ ：図22に示す並列、直列変換によるコンデンサ、

$R_\pi$ ：図21に示す並列等価回路によるトランジスタの入力抵抗、

$C_\pi$ ：図21に示す並列等価回路によるトランジスタの接合容量、

$R_e$ ：図21に示す並列等価回路によるトランジスタのエミッタ付加抵抗、

$C_e$ ：図21に示す並列等価回路によるトランジスタのエミッタ付加コンデンサ

$\omega$ ：角周波数 ( $= 2\pi f$ )

$V_e$ ：定常エミッタ出力電圧、

$i_x$ ：振動子電流

$|i_x|$  : 振動子電流の実効値である。

#### 【0004】

図23は、前記(1)式に基づいて容量 $C_b$ ・振動子電流 $|i_x|$ 特性をシュミレーションして求めた結果を表す図であり、横軸にベース・エミッタ間容量 $C_b$ 、縦軸に振動子電流 $i_x$ を示す。このときの条件として図21に示す等価回路において $R_\pi = 2600\Omega$ 、 $C_\pi = 12\text{pF}$ 、 $R_e = 1\text{K}\Omega$ 、 $C_e = 150\text{pF}$ 、 $V_e = 2\text{V}_{\text{rms}}$ 、 $F = 10\text{MHz}$ としたものである。また、図24は図18に示す回路において $R_e = 1\text{K}\Omega$ 、 $R_{B11} = R_{B12} = 10\text{K}\Omega$ 、エミッタコンデンサ $C_e$ が $150\text{pF}$ 、 $180\text{pF}$ 、 $200\text{pF}$ である場合の、ベース・エミッタ間容量 $C_b$ と振動子電流 $i_x$ との関係を実測した結果を示す図であり、横軸にベース・エミッタ間容量 $C_b$ 、縦軸に振動子電流 $i_x$ を示す。この結果から明らかなように、ベース・エミッタ間容量 $C_b$ が $0\text{pF}$ から約 $100\text{pF}$ の範囲では、ベース・エミッタ間容量 $C_b$ が増加すると、それに比例して振動子電流 $i_x$ が増加し、 $C_b$ がほぼ $100\text{pF}$ 以上の範囲においては振動子電流 $i_x$ はほぼ一定になる。実験結果によると、そのときの振動子電流 $i_x$ は最大 $6500\mu\text{A}$ を示す。

また、振動子電流の増加を抑圧する他の方法として、図20のように、コルピッツ回路で構成される発振回路101と、AGC回路104から構成され、発振出力をダイオード116、117で整流して発振回路104のベース電流を低下することによりゲインを抑圧して、その結果により振動子電流を抑圧する方法もある。しかし、本方式によった場合、電流抑圧効果は大きい、明らかに回路が複雑となり、小型発振器に搭載するのは困難であり、コストアップにつながる。

#### 【0005】

##### 【発明が解決しようとする課題】

従来のコルピッツ発振回路では、ベース・エミッタ間容量の増加に伴って、振動子電流が増加し、その抑圧には限界がある。また、AGC回路による方法は、回路が複雑となり、それにより小型化が難しくコストアップの原因になっているといった問題がある。

本発明は、かかる課題に鑑み、簡単な回路構成で容易に振動子電流を抑圧する

圧電発振器を提供することを目的とする。

## 【0006】

### 【課題を解決するための手段】

本発明はかかる課題を解決するために、請求項1は、所定の周波数で励振される圧電素子を備えた圧電振動子と、該圧電素子に電流を流して前記圧電素子を励振させる発振用増幅トランジスタと、該発振用増幅トランジスタのベース・接地間に接続され負荷容量の一部となる合成容量と、エミッタと接地間に挿入されたエミッタ抵抗と、を備えた圧電発振器であって、前記発振用増幅トランジスタのコレクタに無誘導負荷を接続すると共に、コレクタとエミッタ間に容量を挿入したことを特徴とする。

従来のコルピッツ発振回路の発振用トランジスタのコレクタに無誘導負荷を接続し、コレクタとエミッタ間をコンデンサで接続することにより、急激に振動子電流を低下させることができる。この理由は、基本的に発振用トランジスタのエミッタ出力とコレクタ出力の位相は $180^\circ$ ずれているため、お互いの信号が反転しており、この反転出力をコンデンサ $C_{ce}$ にて接続することにより、出力が抑圧される。

かかる発明によれば、発振用トランジスタのコレクタとエミッタ間をコンデンサで接続することにより出力が抑圧されるので、振動子電流を低下させると共に、負性抵抗を増加させることができる。

請求項2は、前記合成容量は前記発振用増幅トランジスタのベースとエミッタ間に接続された容量と、エミッタと接地間に接続された容量とからなり、前記発振用増幅トランジスタのベースは所定の電位でバイアスされていることを特徴とする。

本発明の発振回路は基本的にはコルピッツ発振器であり、その構成の基本である発振用増幅トランジスタのベースとエミッタ間、及びエミッタと接地間に夫々接続された容量と、バイアス回路である。そして、ベース接地間に圧電振動素子と周波数調整用のコンデンサが直列に接地されている。

かかる発明によれば、基本発振回路がコルピッツ発振器の構成であるので、回路構成が単純でしかも安定した発振が可能となる。

#### 【0007】

請求項3は、所定の周波数で励振される圧電素子を備えた圧電振動子と、該圧電素子に電流を流して継続的に前記圧電素子を励振させる発振用増幅トランジスタと、該発振用増幅トランジスタのベース・接地間に接続され負荷容量の一部となる合成容量と、エミッタと接地間に挿入されたエミッタ抵抗と、を備えた圧電発振器であって、前記発振用増幅トランジスタのコレクタ側に第2のトランジスタをカスケード接続し、該カスケード接続された第2のトランジスタのコレクタに無誘導負荷を接続すると共に、該第2のトランジスタのコレクタと前記発振用増幅トランジスタのエミッタ間に容量を挿入したことを特徴とする。

カスケード接続の場合、1段目（本発明では第2のトランジスタ）はエミッタ接地回路、2段目（本発明では発振用増幅トランジスタ）はベース接地回路である。エミッタ接地回路はコレクタ・ベース間容量の帰還で高周波特性が劣化するので、カスケード接続することにより、エミッタ接地回路の負荷はベース接地回路の入力抵抗なので低負荷となり、コレクタ・ベース間の容量を減少させる効果が得られる。

かかる発明によれば、カスケード接続をするので、総合利得はエミッタ接地と同等で、帯域幅はベース接地の遮断周波数まで確保できるので、高周波特性が優れた発振器を構成できる。

請求項4は、前記第2のトランジスタは、ベース側が容量を介して接地されていることを特徴とする。

前記請求項3でも説明した通り、第2のトランジスタはエミッタ接地回路にするために、そのコレクタに無誘導負荷を接続し、ベースは容量を介して接地する。これによりエミッタ接地回路とベース接地回路を直列に接続してカスケード接続を完成することができる。

かかる発明によれば、第2のトランジスタのベースを容量を介して接地することにより、このトランジスタをエミッタ接地回路とすることができ、発信用トランジスタと共に、カスケード回路を構成することができる。

#### 【0008】

請求項5は、前記合成容量は前記発振用増幅トランジスタのベースとエミッタ

間、及びエミッタと接地間に夫々接続され、前記発振用増幅トランジスタ及び第2のトランジスタのベースは夫々所定の電位でバイアスされていることを特徴とする。

本発明の発振回路は基本的にはコルピッツ発振器であり、その構成の基本である発振用増幅トランジスタのベースとエミッタ間、及びエミッタと接地間に夫々接続された容量と、更に発振用増幅トランジスタのコレクタにエミッタ接地回路を接続し、夫々のベースを所定の電位でバイアスし、発振用増幅トランジスタのベース接地間に圧電振動素子と周波数調整用のコンデンサが直列に接地されている。

かかる発明によれば、発振用増幅トランジスタ及び第2のトランジスタのベースは夫々所定の電位でバイアスされているので、波形歪みの少ない発振器を構成することができる。

請求項6は、前記コレクタとエミッタ間に挿入する容量の値は、前記発振用増幅トランジスタのエミッタと接地間に挿入される容量の値以上であることを特徴とする。

容量とインピーダンスの関係は、所定の周波数において容量が増えればインピーダンスは減少し、容量が減ればインピーダンスは増加する。従って、コレクタとエミッタ間に挿入する容量は、エミッタと接地間に挿入される容量の値と同等若しくはそれ以上により、インピーダンスを揃えながら、且つ位相が反転している出力により信号を抑圧する。

かかる発明によれば、前記コレクタとエミッタ間に挿入する容量の値は、前記発振用増幅トランジスタのエミッタと接地間に挿入される容量の値と略同等若しくはそれ以上により、インピーダンスがほぼ等しい信号同士により抑圧するので、波形歪みの少ない発振波形を出力することができる。

請求項7は、前記コレクタとエミッタ間に挿入する容量を所定の値により、前記発振用増幅トランジスタのコレクタ出力電圧及びエミッタ出力電圧を抑圧し、その結果前記圧電素子の電流を併せて抑圧することを特徴とする。

請求項1で説明した通り、発振用トランジスタのエミッタ出力とコレクタ出力の位相は $180^{\circ}$ ずれている。そして、コレクタとエミッタをコンデンサにより

接続することによりコレクタ出力電圧及びエミッタ出力電圧は互いに打ち消しあって抑圧される。この結果として、ベースに流れる電流も抑圧され、ベースと接地間に接続された圧電素子に流れる電流も必然的に抑圧される。

かかる発明によれば、発振動作を確実にしながら、併せて振動子電流を減少することができる。

【 0 0 0 9 】

#### 【発明の実施の形態】

以下、本発明を図に示した実施形態を用いて詳細に説明する。但し、この実施形態に記載される構成要素、種類、組み合わせ、形状、その相対配置などは特定の記載がない限り、この発明の範囲をそのみに限定する主旨ではなく単なる説明例に過ぎない。

図1は、本発明の第1の実施形態に係るコルピッツ発振回路の一例である。圧電発振回路は、発振用トランジスタTR1のベース・接地間に負荷容量の一部となるコンデンサCbeとコンデンサCeとの直列回路を挿入接続し、この直列回路の接続中点Aと発振用トランジスタTR1のエミッタとを接続し、更に接続中点Aと接地間との間にエミッタ抵抗Reを挿入接続する。更に、発振用トランジスタTR1のベースに抵抗RB1及び抵抗RB2とから成るベースバイアス回路を接続すると共に、発振用トランジスタTR1のベース・接地間に圧電振動子XtalとコンデンサC1との直列回路を挿入接続し、更に、発振用トランジスタTR1のコレクタと電源電圧Vccラインとの間に抵抗Rcを接続すると共に、コレクタとエミッタ間にコンデンサCceを接続したものである。

図2は本発明の第2の実施形態に係るコルピッツ発振回路の一例である。図1に示す回路と同じ構成要素には同じ符号を付し、重複する説明は省略する。図2が図1と異なる点は、ベース接地されたトランジスタTR2をトランジスタTR1とカスケードに接続し、トランジスタTR2のコレクタとトランジスタTR1のエミッタ間にコンデンサCceを挿入接続したところにある。カスケード接続の場合、トランジスタTR1はエミッタ接地回路、トランジスタTR2はベース接地回路である。エミッタ接地回路はコレクタ・ベース間容量の帰還で高周波特性が劣化するので、カスケード接続することにより、エミッタ接地回路の負荷は



ベース接地回路の入力抵抗なので低負荷となり、コレクタ・ベース間の容量を減少させる効果が得られる。これにより、総合利得はエミッタ接地と同等で、帯域幅はベース接地の遮断周波数まで確保できるので、高周波特性が優れた発振器を構成できる。

### 【0010】

ここで、本発明の最も大きな特徴は、発振用トランジスタTR1のコレクタとエミッタ間に（カスケード接続の場合は、トランジスタTR2のコレクタとトランジスタTR1のエミッタ間）コンデンサCceを挿入接続することにより、基本的に発振用トランジスタTR1のエミッタ出力とコレクタ出力の位相が180°ずれているため、この両出力端をコンデンサCceにて接続することにより負帰還回路が構成され、出力が抑圧される結果、急激に振動子電流を低下させることである。但し、コンデンサCceの値はコンデンサCeの容量以上（ $Cce \geq Ce$ ）の値において効果が顕著に表れる。また、この抑圧現象は図20に示すトランジスタのコレクタ電流、或いはベース電流の抑圧による利得低下に起因しないため負性抵抗は増加する傾向を示す。

ここで、図1に示す回路を等価回路で表して振動子電流の解析を行う。図3は、図1に示す第1の実施形態に係るコルピッツ発振回路の定常発振時の等価回路である。図4はこれを並列・直列変換した等価回路である。また、図5は並列・直列回路の変換式である。先ず、図4の $z_1$ 、 $z_2$ 、 $z_3$ の式を夫々求める。

ここで、 $r_1'$ は並列・直列変換後の直列抵抗 $r_1$ へ振動子の直列容量 $c_1$ を加える。また、 $c_1'$ は直列変換後の直列容量 $c_1$ へ周波数調整用コンデンサ $c_0$ を直列接続する。

$$\begin{aligned} z_1 &= r_1' + 1/j\omega c_1', \quad z_2 = r_2 + 1/j\omega c_2, \quad z_3 = r_3 + 1/j\omega c_3, \\ r_1' &= r_1 + c_1, \quad 1/c_1' = 1/c_1 + 1/c_0, \\ w &= z_1 z_2 + z_2 z_3 + z_3 z_1 = (r_1' + 1/j\omega c_1') (r_2 + 1/j\omega c_2) + (r_2 + 1/j\omega c_2) (r_3 + 1/j\omega c_3) + (r_3 + 1/j\omega c_3) (r_1' + 1/j\omega c_1') \\ &= r_1' r_2 + r_2 r_3 + r_3 r_1' - 1/\omega^2 (1/c_1' + 1/c_2 c_3 + 1/c_3 c_1') + 1/j\omega \{ (r_2 + r_3)/c_1' + (r_1' + r_3)/c_2 + (r_1' + r_2)/c_3 \} \end{aligned}$$

$$=p-jq$$

ここで、 $p=r_1' r_2+r_2 r_3+r_3-r_1' \cdot 1/\omega^2 (1/c_1' c_2+1/c_2 c_3+1/c_3 c_1')$ 、 $q=1/\omega \{ (r_2+r_3)/c_1' + (r_1'+r_3)/c_2 + (r_1'+r_2)/c_3 \} \cdots (2)$

【0011】

図4のコレクタ側電源 $v_3$ を0Vとしたときの等価回路を図6に示し、 $I'$ は(2)式に基づき(3)式で示すことができる。またその実効電流は(4)式で示される。

$$i_{1'} = v_2 / p^2 + q^2 \{ p r_3 + q / \omega c_3 + j (q r_3 - p / \omega c_3) \} \cdots (3)$$

$$|i_{1'}| = v_2 / p^2 + q^2 \times \{ (p r_3 + q / \omega c_3)^2 + (q r_3 - p / \omega c_3)^2 \}^{1/2} \cdots (4)$$

エミッタ側電源 $v_2$ を0Vとしたときの等価回路を図7に示す。そのときの振動子電流を $I''$ とすると、

$$i_{1''} = v_3 / p^2 + q^2 \{ p r_2 + q / \omega c_3 + j (q r_2 - p / \omega c_2) \} \cdots (5)$$

$$|i_{1''}| = v_3 / p^2 + q^2 \times \{ (p r_2 + q / \omega c_2)^2 + (q r_2 - p / \omega c_2)^2 \}^{1/2} \cdots (6)$$

これから振動子電流 $i$ の実効電流は(4)、(6)式の合成電流として求めることができる。

$$|i| = |i_{1'}| + |i_{1''}| \cdots (7)$$

図8は(4)、(6)、(7)式の計算結果をグラフにした図である。横軸にコンデンサ $c_3$ の値をとり、縦軸に振動子電流を示す。特性曲線50はエミッタ電源による振動子電流 $i_{1'}$ を表し、特性曲線52はコレクタ電源による振動子電流 $i_{1''}$ を表し、特性曲線51は両者を合成した振動子電流 $i$ を表している。このときの条件は、 $R_\pi=330\Omega$ 、 $C_\pi+C_b=42\text{pF}$ 、 $R_e=1\text{K}\Omega$ 、 $C_e=75\text{pF}$ 、 $R_3=30\Omega$ 、 $C_0=20\text{pF}$ 、 $\text{Freq}=10\text{MHz}$ とする。これから、コンデンサ $c_3$ が $10\text{pF}$ を超えると急激に合成振動子電流 $i$ が減少するのがわかる。

## 【0012】

図9は図1の第1の実施形態の各回路構成要素の定数を $R_c = 330\Omega$ 、 $C_{ce}$ 、 $C_{be}$ 可変、 $R_e = 1K\Omega$ 、 $C_e = 75pF$ 、 $R_{B1} = R_{B2} = 10K\Omega$ 、 $C_1 = 100pF$ 、ベース・エミッタ間容量 $C_{be}$ を $20pF$ 、 $43pF$ 、 $68pF$ として設定した場合における容量 $C_{ce}$ に伴う振動子電流の実測値を横軸にコレクタ・エミッタ間容量 $C_{ce}$ 、縦軸に振動子電流をとりグラフ化した図である。この図から、コレクタ・エミッタ間容量 $C_{ce}$ が $30pF$ 以上になると急激に振動子電流が減少し、その値はベース・エミッタ間容量 $C_{be}$ が小さいほど顕著である。

図10はベース・エミッタ間容量 $C_{be}$ をパラメータ( $20pF$ 、 $68pF$ 、 $100pF$ )にした場合の、コレクタ・エミッタ間容量 $C_{ce}$ に対するコレクタ出力電圧 $V_c$ 、エミッタ出力電圧 $V_e$ の変化をグラフ化した図である。即ち、コレクタ・エミッタ間容量 $C_{ce}$ を増加することにより、コレクタ出力電圧 $V_c$ 、エミッタ出力電圧 $V_e$ は急激に抑圧され、それに伴って振動子電流も急激に抑圧されている。

図11は図1の第1の実施形態のベース・エミッタ間容量 $C_{be}$ をパラメータ $20pF$ 、 $68pF$ として、コレクタ・エミッタ間容量 $C_{ce}$ に対する振動子電流と発振回路電流の変化を示す図である。この図から、振動子電流の抑圧に対する発振回路電流の変化は僅かである。このことはトランジスタ $TR_1$ のベース及びコレクタ電流の抑圧による利得の低下による振動子電流の抑圧ではないことが理解できる。

図12、図13は図1の第1の実施形態のコレクタ・エミッタ間容量 $C_{ce}$ をパラメータ $0pF$ 、 $15pF$ 、 $51pF$ として、周波数の変化に対する負性抵抗特性の実測結果を示す図である。図12はベース・エミッタ間容量 $C_{be}$ を $20pF$ にした場合、図13はベース・エミッタ間容量 $C_{be}$ を $43pF$ にした場合である。図12、図13に示す55は従来のコルピッツ回路( $C_{ce} = 0pF$ )における周波数負性抵抗特性であり、 $C_{ce}$ の適切な付加により負性抵抗の増加が確認できる。

## 【0013】

図14は発振周波数10MHzで負性抵抗が最大値を示すようなベース・エミッタ間容量 $C_{be}$ 及びコレクタ・エミッタ間容量 $C_{ce}$ の値を設定したときの振動子電流との関係を示す図である。この図から、従来のコルピッツ回路( $C_{ce}=0\text{ pF}$ )における振動子電流の特性(実線60)と本発明に基づく回路における振動子電流特性(実線61)とを比較して本発明に基づく発振回路の方が振動子電流が激減していることがわかる。

図15は発振周波数10MHzで負性抵抗が最大値を示すようなベース・エミッタ間容量 $C_{be}$ とエミッタ・グランド間容量 $C_{eg}$ の関係をコレクタ・エミッタ間容量 $C_{ce}$ をパラメータ(0pF、20pF、51pF、100pF)にとって示した図である。この図から明らかなように、実線62に示す従来のコルピッツ回路( $C_{ce}=0\text{ pF}$ )における特性と、実線63に示す本発明に基づく回路における特性と比較して本発明に基づく発振回路の方がのエミッタ・グランド間容量 $C_{eg}$ の変化が少ない特性が得られることがわかる。

図16は図2のカスケード接続の場合の負性抵抗特性を示す図である。この図から明らかなようにカスケード接続においてもコレクタ・エミッタ間容量 $C_{ce}$ の適切な付加に対して図12、13と同様に負性抵抗の増加が確認できる。

図17は図2のカスケード接続の場合のベース・エミッタ間容量 $C_{be}$ を20pFとして、コレクタ・エミッタ間容量 $C_{ce}$ に対する振動子電流と発振回路電流の変化を示す図である。 $C_{ce}=0\text{ pF}$ は従来のコルピッツ回路に相当し、そのときの振動子電流は $170\mu\text{A}$ 、回路電流1.5mA、 $C_{ce}=50\text{ pF}$ で振動子電流 $230\mu\text{A}$ 、回路電流2.3mA(最大)を示し、 $C_{ce}=100\text{ pF}$ で振動子電流 $100\mu\text{A}$ 、回路電流1.9mAを示す。即ち、適切な $C_{ce}$ の値を選択することにより、振動子電流を抑圧でき、しかもそのことが回路電流の抑圧によらないことを示している。

【0014】

【発明の効果】

以上記載のごとく請求項1の発明によれば、発振用トランジスタのコレクタとエミッタ間をコンデンサで接続することにより逆相の信号により出力が抑圧されるので、ベース電流が同時に抑圧され、その結果、振動子電流を低下させると共

に、負性抵抗を増加させることができる。

また請求項2では、基本発振回路がコルピッツ発振器の構成であるので、回路構成が単純でしかも安定した発振が可能となる。

また請求項3では、カスケード接続をするので、総合利得はエミッタ接地と同等で、しかも、帯域幅はベース接地の遮断周波数まで確保できるので、高周波特性が優れた発振器を構成することができる。

また請求項4では、第2のトランジスタのベースを容量を介して接地することにより、このトランジスタをエミッタ接地回路とすることができ、それにより発信用トランジスタと共に、カスケード回路を構成することができる。

また請求項5では、発振用増幅トランジスタ及び第2のトランジスタのベースは夫々所定の電位でバイアスされているので、波形歪みの少ないカスケード回路の発振器を構成することができる。

また請求項6では、前記コレクタとエミッタ間に挿入する容量の値は、前記発振用増幅トランジスタのエミッタと接地間に挿入される容量の値と略同等若しくはそれ以上にする事により、インピーダンスがほぼ等しい信号同士により抑圧するので、波形歪みの少ない発振波形を出力することができる。

また請求項7では、発振動作を確実に言いながら、併せて振動子電流を減少することができる。

#### 【図面の簡単な説明】

##### 【図1】

本発明の第1の実施形態に係るコルピッツ発振回路の一例を示す図である。

##### 【図2】

本発明の第2の実施形態に係るコルピッツ発振回路の一例を示す図である。

##### 【図3】

本発明の第1の実施形態に係るコルピッツ発振回路の定常発振時の等価回路である。

##### 【図4】

本発明のコルピッツ発振回路の定常発振時の並列・直列変換等価回路である。

##### 【図5】

本発明のコルピッツ発振回路の並列・直列回路の変換式である。

【図 6】

本発明の定常発振時の並列・直列変換等価回路のコレクタ側電源  $v_3$  をショートした時の等価回路を示す図である。

【図 7】

本発明の定常発振時の並列・直列変換等価回路のエミッタ側電源  $v_2$  をショートした時の等価回路を示す図である。

【図 8】

本発明の (4)、(6)、(7) 式の計算結果をグラフにした図である。

【図 9】

本発明の第 1 の実施形態の各部品の変数を決定して実測した結果をグラフ化した図である。

【図 10】

本発明のコレクタ・エミッタ間容量  $C_{ce}$  に対するコレクタ出力電圧、エミッタ出力電圧の変化をグラフ化した図である。

【図 11】

本発明のコレクタ・エミッタ間容量  $C_{ce}$  に対する振動子電流と発振回路電流の変化を示す図である。

【図 12】

本発明のコレクタ・エミッタ間容量  $C_{ce}$  をパラメータとして、周波数の変化に対する負性抵抗特性を示す図である。

【図 13】

本発明のコレクタ・エミッタ間容量  $C_{ce}$  をパラメータとして、周波数の変化に対する負性抵抗特性を示す図である。

【図 14】

本発明の振動子電流の実測結果を示す図である。

【図 15】

本発明の 10 MHz 最大負性抵抗値の  $C_{be}$  と  $C_{eg}$  の実測結果を示す図である。

【図 1 6】

本発明のカスケード接続時の負性抵抗の実測結果を示す図である。

【図 1 7】

本発明の振動子電流と発振回路電流の実測結果を示す図である。

【図 1 8】

従来のコルピッツ発振回路を表す図である。

【図 1 9】

従来のカスケード接続されたコルピッツ発振回路を表す図である。

【図 2 0】

従来のコルピッツ発振回路に A G C 回路を付加した図である。

【図 2 1】

従来のコルピッツ発振回路の定常発振時の等価回路である。

【図 2 2】

従来のコルピッツ発振回路の並列・直列変換等価回路である。

【図 2 3】

従来のコルピッツ発振回路の定常発振時の振動子電流の計算結果を表す図である。

【図 2 4】

従来のコルピッツ発振回路の定常発振時の振動子電流の実験結果を表す図である。

【要約】

【課題】 簡単な回路構成で容易に振動子電流を抑圧する圧電発振器を提供する

。

【解決手段】 圧電発振回路は、発振用トランジスタ  $TR1$  のベース・接地間に負荷容量の一部となるコンデンサ  $C_{be}$  とコンデンサ  $C_e$  との直列回路を挿入接続し、この直列回路の接続中点  $A$  と発振用トランジスタ  $TR1$  のエミッタにエミッタ抵抗  $R_e$  を接続する。更に、発振用トランジスタ  $TR1$  のベースに抵抗  $R_{B1}$  及び抵抗  $R_{B2}$  とから成るベースバイアス回路を接続すると共に、発振用トランジスタ  $TR1$  のベース・接地間に圧電振動子  $Xtal$  とコンデンサ  $C_1$  を直列に挿入接続し、更に、発振用トランジスタ  $TR1$  のコレクタに純抵抗  $R_c$  を電源電圧  $V_{cc}$  ラインと接続すると共に、コレクタとエミッタ間にコンデンサ  $C_{ce}$  を接続したものである。